

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-298021

(43)Date of publication of application : 17.10.2003

(51)Int.Cl. H01L 27/105  
 C01G 25/00  
 C01G 35/00  
 H01L 21/316

(21)Application number : 2002-095058

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 29.03.2002

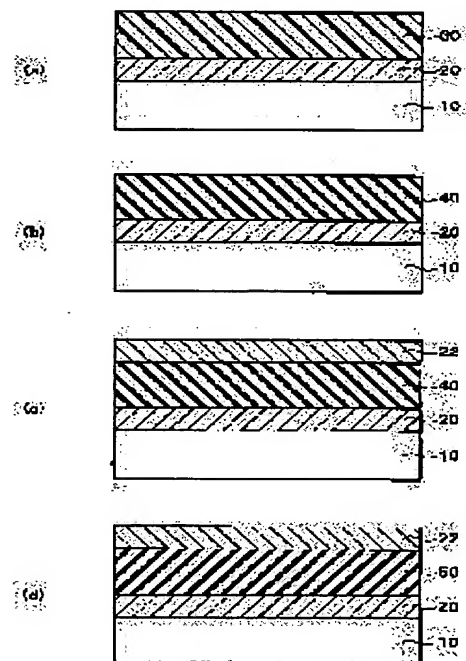
(72)Inventor : SAWAZAKI TATSUO

(54) METHOD OF FORMING FERROELECTRIC THIN FILM, FERROELECTRIC MEMORY AND METHOD OF MANUFACTURING FERROELECTRIC MEMORY, AND SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SEMICONDUCTOR DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a method of forming ferroelectric thin film, which reduces thermal load in crystallization of a ferroelectric, a ferroelectric memory, and to provide a method of manufacturing a ferroelectric memory, and a semiconductor device, and to provide a method of manufacturing semiconductor device.

**SOLUTION:** The method of forming the ferroelectric material thin film comprises a process of forming a fine crystal core 50 of an oxide by irradiating an amorphous oxide thin film 30 formed on a substrate 10 with pulse laser beam or lamp beam, a process of forming a light transparent/absorbing film 22 on the oxide thin film including the fine crystal core 40, and a process of forming a ferroelectric 50 through crystallization of the oxide by irradiating, from the upper side, the light transparent/absorbing film 22 with the pulse laser beam or a lamp beam.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
 examiner's decision of rejection or application  
 converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
 rejection]

[Date of requesting appeal against examiner's decision  
 of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-298021  
(P2003-298021A)

(43) 公開日 平成15年10月17日 (2003. 10. 17)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>8</sup> (参考)
H 0 1 L 27/105		C 0 1 G 25/00	4 G 0 4 8
C 0 1 G 25/00		35/00	C 5 F 0 5 8
35/00		H 0 1 L 21/316	G 5 F 0 8 3
H 0 1 L 21/316		27/10	4 4 4 C
			4 4 4 B

審査請求 未請求 請求項の数23 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2002-95058(P2002-95058)

(22) 出願日 平成14年3月29日 (2002. 3. 29)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 沢崎 立雄

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100090479

弁理士 井上 一 (外2名)

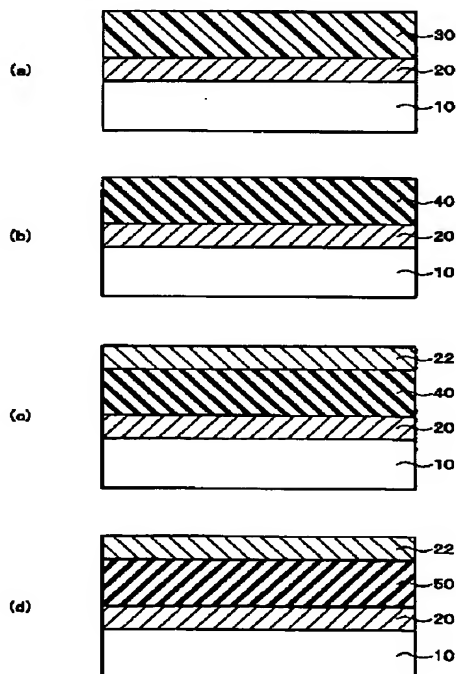
最終頁に続く

(54) 【発明の名称】 強誘電体薄膜の形成方法、強誘電体メモリならびに強誘電体メモリの製造方法、および半導体装置ならびに半導体装置の製造方法

(57) 【要約】

【課題】 強誘電体の結晶化における熱負荷を低減することができる強誘電体薄膜の形成方法、強誘電体メモリならびに強誘電体メモリの製造方法、および半導体装置ならびに半導体装置の製造方法を提供する。

【解決手段】 本発明に係る強誘電体薄膜の形成方法は、基板10上に形成された非晶質の酸化物薄膜30にパルス状のレーザー光またはランプ光を照射して当該酸化物の微結晶核40を形成する工程と、前記微結晶核40を含む酸化物薄膜の上に光透過/吸収膜22を形成する工程と、前記光透過/吸収膜22の上部からパルス状のレーザー光またはランプ光を照射して前記酸化物を結晶化させて強誘電体50を形成する工程と、を含む。



## 【特許請求の範囲】

【請求項 1】 基板上に形成された非晶質の酸化物薄膜にパルス状のレーザー光またはランプ光を照射して当該酸化物の微結晶核を形成する工程と、  
前記微結晶核を含む酸化物薄膜の上に光透過／吸収膜を形成する工程と、  
前記光透過／吸収膜の上部からパルス状のレーザー光またはランプ光を照射して前記酸化物を結晶化させて強誘電体を形成する工程と、  
を含む、強誘電体薄膜の形成方法。

【請求項 2】 基板上に形成された非晶質の酸化物薄膜の所定部分のみにパルス状のレーザー光を照射して当該酸化物の微結晶核を形成する工程と、  
前記微結晶核を含む酸化物薄膜の上に光透過／吸収膜を形成する工程と、  
前記光透過／吸収膜の上部からパルス状のランプ光を照射して前記所定部分の酸化物を結晶化させて強誘電体を形成する工程と、  
を含む強誘電体薄膜の形成方法。

【請求項 3】 基板上に形成された非晶質の酸化物薄膜にパルス状のランプ光を照射して当該酸化物の微結晶核を形成する工程と、  
前記微結晶核を含む酸化物薄膜の上に光透過／吸収膜を形成する工程と、  
前記光透過／吸収膜の上部から所定部分のみにパルス状のレーザー光を照射して当該所定部分の酸化物を結晶化させて強誘電体を形成する工程と、  
を含む、強誘電体薄膜の形成方法。

【請求項 4】 基板上に形成された非晶質の酸化物薄膜にパルス状のレーザー光またはランプ光を照射する工程と、  
その後前記酸化物薄膜の上に光透過／吸収膜を形成する工程と、  
前記光透過／吸収膜の上部からパルス状のレーザー光またはランプ光を照射して前記酸化物を結晶化させて強誘電体を形成する工程と、  
を含む、強誘電体薄膜の形成方法。

【請求項 5】 請求項 2 または 3 において、  
前記酸化物薄膜の所定部分と異なる部分の上に配置された前記光透過／吸収膜の上に光遮断膜を形成する工程を含む、強誘電体薄膜の形成方法。

【請求項 6】 請求項 2 または 3 において、  
前記光透過／吸収膜は、前記酸化物薄膜の所定部分の上のみに形成され、  
前記酸化物薄膜の所定部分と異なる部分の上に光遮断膜を形成する工程を含む、強誘電体薄膜の形成方法。

【請求項 7】 請求項 1～6 のいずれかにおいて、  
前記光透過／光吸収膜は、酸化物導電体を用いて形成される、強誘電体薄膜の形成方法。

【請求項 8】 請求項 1～7 のいずれかにおいて、

前記非晶質の酸化物薄膜は、前記基板に対して少なくとも光反射膜を介して形成される、強誘電体薄膜の形成方法。

【請求項 9】 請求項 1～8 のいずれかにおいて、  
前記非晶質の酸化物薄膜に照射される光の強度と、前記酸化物を結晶化するために照射される光の強度とが異なる、強誘電体薄膜の形成方法。

【請求項 10】 請求項 1～9 のいずれかにおいて、  
前記非晶質の酸化物薄膜に照射される光のパルス数と、  
前記酸化物を結晶化するために照射される光のパルス数とが異なる、強誘電体薄膜の形成方法。

【請求項 11】 請求項 1～10 のいずれかにおいて、  
前記強誘電体は、ペロブスカイト型結晶構造を有する、強誘電体薄膜の形成方法。

【請求項 12】 請求項 1～10 のいずれかにおいて、  
前記強誘電体は、層状ペロブスカイト型結晶構造を有する、強誘電体薄膜の形成方法。

【請求項 13】 請求項 1～12 のいずれかに記載された強誘電体薄膜の形成方法を用いて強誘電体層を形成する工程を含む、強誘電体メモリの製造方法。

【請求項 14】 請求項 13 において、  
前記強誘電体層を形成する工程は、  
少なくとも前記微結晶核を含む酸化物薄膜をエッチングする工程を含み、  
前記エッチング工程は、少なくとも酸化物を結晶化させる前に行われる、強誘電体メモリの製造方法。

【請求項 15】 請求項 13 または 14 において、  
前記強誘電体層を形成する工程において当該強誘電体層の上に設けられる前記光透過／吸収膜は、電極として形成される、強誘電体メモリの製造方法。

【請求項 16】 請求項 13～15 のいずれかに記載された強誘電体メモリの製造方法によって形成される、強誘電体メモリ。

【請求項 17】 請求項 16 において、  
強誘電体層の周辺に配置される絶縁層が酸化物の微結晶核を有する、強誘電体メモリ。

【請求項 18】 請求項 16 または 17 において、  
強誘電体層の下に配置される電極が光を反射する性質を有する、強誘電体メモリ。

【請求項 19】 基板上に複数積層されたメモリセルアレイを含む強誘電体メモリであって、  
前記メモリセルアレイは、ストライプ状に形成され、かつ交叉するように配置される複数の下部電極および上部電極と、  
前記下部電極と前記上部電極の間で、かつ該下部電極と該上部電極の少なくとも交叉部分に配置される強誘電体層と、を含み、  
隣接する前記メモリセルアレイ間の前記交叉部分が重ならないように、各メモリセルアレイの前記下部電極と上部電極とが配置される、強誘電体メモリ。

【請求項 20】 請求項 19 に記載された強誘電体メモリに含まれる複数のメモリセルアレイの上部電極を光透過／吸収膜として形成し、前記強誘電体メモリの強誘電体層を請求項 1 ～ 12 のいずれかに記載の強誘電体薄膜の形成方法によって形成する、強誘電体メモリの製造方法。

【請求項 21】 請求項 20 において、少なくとも 2 以上の前記メモリセルアレイを積層した後に、各当該メモリセルアレイにおいて酸化物薄膜を結晶化させて前記強誘電体層を形成する、強誘電体メモリの製造方法。

【請求項 22】 強誘電体層を有するメモリセル領域とその他の回路領域とを含む半導体装置の製造方法であつて、

基板上の所定の領域に前記メモリセル領域を形成する工程と、

前記基板上の前記メモリセル領域と異なる部分に前記回路領域を形成する工程と、を含む、

前記回路領域を形成する工程は、当該回路領域の上に光遮断膜を形成する工程を含む、

前記メモリセル領域を形成する工程では、少なくとも前記光遮断膜を形成する工程の後に請求項 13 ～ 15、20、及び 21 のいずれかに記載の強誘電体メモリの製造方法によって前記強誘電体層を形成する、半導体装置の製造方法。

【請求項 23】 強誘電体層を有するメモリセル領域と、前記メモリセル領域と基板上の異なる領域に配置されるその他の回路領域とを含む、

請求項 22 に記載された半導体装置の製造方法を用いて形成される、半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、強誘電体薄膜の形成方法、強誘電体メモリならびに強誘電体メモリの製造方法、および半導体装置ならびに半導体装置の製造方法に関する。

【0002】

【背景技術及び発明が解決しようとする課題】強誘電体メモリ (FeRAM) は、キャパシタ部分に強誘電体薄膜を用いてその自発分極によりデータを保持するものである。また近年、かかる強誘電体メモリを用いた半導体装置が注目されている。

【0003】従来、良好な特性を示す強誘電体薄膜を形成するためには、高温で熱処理を施して強誘電体材料を結晶化させる必要がある。例えば、 $Pb(Zr, Ti)O_3$  (以下、PZT という) では  $600 \sim 700^\circ C$ 、 $SrBi_2Ta_2O_9$  (以下、SBT という) では  $700 \sim 800^\circ C$  という高温での熱処理が結晶化に必要とされている。そして、上記強誘電体材料の結晶化は、基板上に電極や強誘電体材料の薄膜が形成された素子全体を熱処

理炉で高温下にさらすことで行われる。

【0004】しかし、上記した高温の熱処理は素子に与えるダメージが大きく、例えば、原子拡散により電極等の周辺部材の特性劣化をもたらしていた。また、強誘電体メモリにトランジスタ等のその他の半導体デバイスを集積する場合、高温の熱処理による熱負荷によってトランジスタ等の特性が劣化することもあった。

【0005】本発明の目的は、強誘電体の結晶化における熱負荷を低減することができる強誘電体薄膜の形成方法、強誘電体メモリならびに強誘電体メモリの製造方法、および半導体装置ならびに半導体装置の製造方法を提供することにある。

【0006】

【課題を解決するための手段】(1) 本発明に係る強誘電体薄膜の形成方法は、基板上に形成された非晶質の酸化物薄膜にパルス状のレーザー光またはランプ光を照射して当該酸化物の微結晶核を形成する工程と、前記微結晶核を含む酸化物薄膜の上に光透過／吸収膜を形成する工程と、前記光透過／吸収膜の上部からパルス状のレーザー光またはランプ光を照射して前記酸化物を結晶化させて強誘電体を形成する工程と、を含む。

【0007】かかる強誘電体薄膜の形成方法によれば、基板上に形成された非晶質の酸化物薄膜の結晶化を複数の段階に分け、かつ酸化物薄膜の上に光透過／吸収膜を形成してから酸化物の最終的な結晶化を行う。まず、酸化物薄膜にパルス状のレーザーまたはランプ光を照射して当該レーザー光またはランプ光の熱エネルギーを利用して不純物を除去するとともに、酸化物の微結晶核を形成する。次に、この酸化物薄膜の上に前記レーザー光またはランプ光に対して透過および吸収の少なくとも一方の性質を有する光透過／吸収膜を形成する。その後、光透過／吸収膜の上部からさらにパルス状のレーザー光またはランプ光を照射する。すると、当該レーザー光またはランプ光の熱エネルギーは、光透過／吸収膜を介して酸化物薄膜に対して与えられるため、酸化物は結晶化されて強誘電体薄膜を形成することができる。

【0008】したがって、本発明に係る強誘電体薄膜の形成方法によれば、瞬間的に高エネルギーを与えることができるレーザー光またはランプ光をパルス状に照射することによって短時間で加熱を行うことができるため、結晶化する部分以外の熱負荷を低減することができる。また、酸化物の結晶化前にパルス状のレーザー光またはランプ光を照射して不純物を除去することができる。さらに、光透過／吸収膜を酸化物の結晶化に先立って形成することで、結晶化のために照射されるレーザー光またはランプ光の熱エネルギーによって当該酸化物が蒸発または昇華することがないため結晶化した強誘電体に格子ずれなどによる歪みを生じさせることなく、高品質の強誘電体薄膜を形成することができる。

【0009】ここで、本明細書中における「～の上に形

成」とは、直接その上に形成される場合に限られず、所定の層を介して形成される場合も含まれる。また、本明細書中における「パルス状」とは、レーザー光またはランプ光を所定の間隔で複数回照射した状態をいい、間隔は一定であっても不定であってもよい。

【0010】(2) また、本発明に係る強誘電体薄膜の形成方法は、基板上に形成された非晶質の酸化物薄膜の所定部分のみにパルス状のレーザー光を照射して当該酸化物の微結晶核を形成する工程と、前記微結晶核を含む酸化物薄膜の上に光透過/吸収膜を形成する工程と、前記光透過/吸収膜の上部からパルス状のランプ光を照射して前記所定部分の酸化物を結晶化させて強誘電体を形成する工程と、を含む。

【0011】本発明に係る強誘電体薄膜の形成方法において、非晶質の酸化物薄膜の結晶化を複数の段階に分けて行う点は上記(1)の場合と同様である。本発明に係る強誘電体薄膜の形成方法では、酸化物の微結晶核を形成する工程において、薄膜の所定部分にのみパルス状のレーザー光を照射して不純物等を除去するとともに微結晶核を形成する点で上記(1)の場合と異なる。すると、強誘電体を形成する工程において、薄膜にパルス状のランプ光を照射することにより、レーザー光とランプ光の双方が照射された所定部分のみが結晶化される。

【0012】したがって、本発明に係る強誘電体薄膜の形成方法によれば、上記(1)の場合と同様の作用効果を奏することができることに加え、所定部分のみにレーザー光を照射することによって熱負荷を低減することができるとともに、所望の部分のみを効率よく結晶化することができる。

【0013】(3) また、本発明に係る強誘電体薄膜の形成方法は、基板上に形成された非晶質の酸化物薄膜にパルス状のランプ光を照射して当該酸化物の微結晶核を形成する工程と、前記微結晶核を含む酸化物薄膜の上に光透過/吸収膜を形成する工程と、前記光透過/吸収膜の上部から所定部分のみにパルス状のレーザー光を照射して当該所定部分の酸化物を結晶化させて強誘電体を形成する工程と、を含む。

【0014】かかる強誘電体薄膜の形成方法においても、所定部分のみにパルス状のレーザー光を照射してランプ光とレーザー光との双方が照射された部分のみを結晶化するので、上記(1)の場合と同様の作用効果を奏することができることに加え、熱負荷をより低減することができるとともに、所望の部分のみを効率よく結晶化することができる。

【0015】(4) また、本発明に係る強誘電体薄膜の形成方法は、基板上に形成された非晶質の酸化物薄膜にパルス状のレーザー光またはランプ光を照射する工程と、その後前記酸化物薄膜の上に光透過/吸収膜を形成する工程と、前記光透過/吸収膜の上部からパルス状のレーザー光またはランプ光を照射して前記酸化物を結

晶化させて強誘電体を形成する工程と、を含む。

【0016】かかる強誘電体薄膜の形成方法においても、結晶化する部分以外への熱負荷を低減することができるとともに、光透過/吸収膜によって強誘電体材料の蒸発または昇華を防止して、高品質の強誘電体薄膜を形成することができる。

【0017】本発明に係る強誘電体薄膜の形成方法は、以下の態様を取り得る。

【0018】(A) 前記酸化物薄膜の所定部分と異なる部分の上に配置された前記光透過/吸収膜の上に光遮断膜を形成する工程を含むことができる。

【0019】かかる態様によれば、所定部分以外の部分を光遮断膜で覆うことによって、強誘電体を結晶化させる部分以外には光が照射されないため、他部への熱負荷を大幅に低減することができる。

【0020】(B) 前記光透過/吸収膜は、前記酸化物薄膜の所定部分の上のみに形成され、前記酸化物薄膜の所定部分と異なる部分の上に光遮断膜を形成する工程を含むことができる。

【0021】かかる態様によっても、所定部分以外の部分を光遮断膜で覆うことによって、強誘電体を結晶化させる部分以外には光が照射されないため、他部への熱負荷を大幅に低減することができる。

【0022】(C) 前記非晶質の酸化物薄膜を、前記基板に対して少なくとも光反射膜を介して形成することができる。

【0023】かかる態様によれば、レーザー光またはランプ光を照射した際に酸化物薄膜を通過した光を光反射膜で反射して熱処理に利用することができるため、より短時間で効率よく強誘電体の結晶化を行うことができる。

【0024】(5) また、本発明に係る強誘電体メモリの製造方法は、上記強誘電体薄膜の形成方法を用いて強誘電体層を形成する工程を含む。

【0025】かかる強誘電体メモリの製造方法によれば、強誘電体層を形成する工程における熱負荷を低減することができるとともに、結晶化される酸化物の蒸発または昇華を防止することができるため、デバイスの特性向上および歩留まり向上を図ることができ、生産性が高い。

【0026】また、本発明に係る強誘電体メモリの製造方法において、前記強誘電体層を形成する工程は、少なくとも前記微結晶核を含む酸化物薄膜をエッチングする工程を含み、前記エッチング工程を、少なくとも酸化物を結晶化させる前に行うことができる。

【0027】かかる態様によれば、酸化物を結晶化して強誘電体層を形成する前に、少なくとも微結晶核形成後の酸化物薄膜を所定の形状にエッチングしておく。この際、電極等もエッチングすることができる。その後、酸化物薄膜に光透過/吸収膜を介してレーザー光またはラ

ランプ光を照射することによって、酸化物薄膜のエッチングダメージを回復しつつ結晶化を行うことができる。

【0028】また、本発明に係る強誘電体メモリの製造方法では、前記強誘電体層を形成する工程において当該強誘電体層の上に設けられる前記光透過／吸収膜は、電極として形成することができる。

【0029】(6) また、本発明に係る強誘電体メモリは、上記強誘電体メモリの製造方法によって形成される。

【0030】また、本発明に係る強誘電体メモリは、基板上に複数積層されたメモリセルアレイを含む強誘電体メモリであって、前記メモリセルアレイは、ストライプ状に形成され、かつ交叉するように配置される複数の下部電極および上部電極と、前記下部電極と前記上部電極の間で、かつ該下部電極と該上部電極の少なくとも交叉部分に配置される強誘電体層と、を含み、隣接する前記メモリセルアレイ間の前記交叉部分が重ならないように、各メモリセルアレイの前記下部電極と上部電極とが配置される。

【0031】かかる強誘電体メモリは、隣接するメモリセル間で各メモリセルアレイの上部電極と下部電極との交叉部分が重ならないという新規な構造を有するので、後述する強誘電体メモリの製造方法において有用性が高い。

【0032】また、かかる強誘電体メモリの製造方法では、複数のメモリセルアレイの上部電極を光透過／吸収膜として形成し、前記強誘電体メモリの強誘電体層を上記強誘電体薄膜の形成方法によって形成することができる。

【0033】かかる強誘電体メモリの製造方法によれば、上部から照射されるレーザー光またはランプ光が、各メモリセルアレイの上部電極を介して酸化物を結晶化することにより強誘電体層が形成することができる。従って、かかる強誘電体メモリの製造方法によれば、当該酸化物の蒸発または昇華を防止して良好な特性の強誘電体メモリを得ることができる。

【0034】さらに、かかる強誘電体メモリの製造方法では、少なくとも2以上の前記メモリセルアレイを積層した後に、各当該メモリセルアレイにおいて酸化物薄膜を結晶化させて前記強誘電体層を形成することができる。

【0035】かかる強誘電体メモリの製造方法によれば、複数のメモリセルアレイを積層した状態で酸化物薄膜を結晶化させるので、生産効率の向上を図ることができる。

【0036】(7) また、本発明に係る半導体装置の製造方法は、強誘電体層を有するメモリセル領域とその他の回路領域とを含む半導体装置の製造方法であって、基板上の所定の領域に前記メモリセル領域を形成する工程と、前記基板上の前記メモリセル領域と異なる部分に

前記回路領域を形成する工程と、を含み、前記回路領域を形成する工程は、当該回路領域の上に光遮断膜を形成する工程を含み、前記メモリセル領域を形成する工程では、少なくとも前記光遮断膜を形成する工程の後に上記強誘電体メモリの製造方法によって前記強誘電体層を形成する。

【0037】かかる半導体装置の製造方法によれば、強誘電体層を含むメモリセル領域以外の他の回路領域への熱負荷を光遮断膜によって低減することができるため、製造プロセスの自由度が高い。また、かかる製造方法によれば、他の回路領域の熱負荷が少ないため、例えば、金属配線などが結晶化のための熱により劣化することがなく、作製されたデバイスの特性および歩留まり十分に担保することができる。

【0038】(8) また、本発明に係る半導体装置は、強誘電体層を有するメモリセル領域と、前記メモリセル領域と基板上の異なる領域に配置されるその他の回路領域とを含み、上記半導体装置の製造方法を用いて形成することができる。

【0039】

【発明の実施の形態】以下に、本発明に好適な実施の形態について図面を参照しながら説明する。

【0040】(第1の実施形態) 図1(a)～図1

(d)は、本発明の第1の実施形態に係る強誘電体メモリ1000の製造工程の一例を模式的に示す図である。

【0041】まず、図1(a)に示すように、基板11上にトランジスタ16が形成された基体10上に下部電極20、強誘電体材料である酸化物薄膜30を順次積層して形成する。トランジスタ16はソースおよびドレイン12、15、ゲート絶縁膜13、ゲート14を含んで構成されるMOSトランジスタである。なお、トランジスタ16は、公知の手法で形成することができる。

【0042】次に、図1(b)に示すように、酸化物薄膜30にパルス状のレーザー光またはランプ光を照射して酸化物の微結晶核40を形成する。その後、この微結晶核40を含む薄膜の上に上部電極22を形成する。この上部電極22は、後述する酸化物の結晶化の際に照射されるレーザー光またはランプ光に対して透過および吸収の少なくとも一方の性質を有する光透過／吸収膜として形成される。なお、この上部電極22は、酸化物導電体から形成することができる。その具体例としては、ITO (Indium Tin Oxide:  $\text{In}_2\text{O}_3-\text{SnO}_2$ )、SRO ( $\text{SrRuO}_x$ )、LSCO ( $\text{La}_x\text{Sr}_{1-x}\text{CoO}_3$ )、YBCO ( $\text{YBa}_2\text{Cu}_3\text{O}_7$ )、 $\text{IrO}_x$ などが挙げられる。これらの材料は、光を透過および吸収の少なくとも一方をする性質を有するため、上部電極22を形成した後でも、レーザー光またはランプ光による酸化物の結晶化を行うことができる。

【0043】次に、図1(c)に示すように、上部電極22の上部からパルス状のレーザー光またはランプ光を



照射して酸化物を完全に結晶化させることにより強誘電体薄膜 50 を形成する。

【0044】上記した図 1 (a) ~ 図 1 (c) における工程を以下、強誘電体薄膜形成工程と呼ぶ。なお、強誘電体薄膜形成工程において、酸化物薄膜 30 を結晶化して強誘電体薄膜 50 とする部分は、薄膜全体でもよいし、後述するエッチング工程との関係で所望の部分のみであつてもよい。

【0045】次に、下部電極 20、強誘電体薄膜 50 および上部電極 22 をエッチングして強誘電体キャパシタ 100 を形成する。かかるエッチング工程では、公知のエッチング手法を用いることができる。

【0046】なお、図 1 (c) で示した酸化物の結晶化工程は、上記エッチング工程の後に行うことができる。かかる場合は、酸化物を結晶化して強誘電体薄膜 50 を形成する前に、微結晶核 40 形成後の酸化物薄膜、上部電極 20、下部電極 22 を所定の形状にエッチングする。ここでは、少なくとも酸化物薄膜がエッチングされればよい。その後、酸化物薄膜に上部電極 22 を介してパルス状のレーザー光またはランプ光を照射することによって、酸化物薄膜のエッチングダメージを回復しつつ結晶化を行うことができる。

【0047】そして、この強誘電体キャパシタ 100 の上に絶縁膜 23 を形成した後、配線層 24 によりトランジスタ 16 と強誘電体キャパシタ 100 を接続することにより強誘電体メモリ 1000 が形成される。

【0048】なお、複数の強誘電体メモリ 1000 を基板 11 上に形成する場合には、各強誘電体メモリ 1000 は、素子分離領域 17 を形成することによって他の強誘電体メモリ 1000 と素子分離することができる。また、強誘電体キャパシタ 100 とトランジスタ 16 とは、基体 10 に形成された例えば、酸化シリコン等から成る層間絶縁膜 18 によって配線層 24 以外では電気的に絶縁される。

【0049】以下に、本実施形態に係る強誘電体メモリ 1000 の製造方法における上記強誘電体薄膜形成工程の実施例について説明する。

【0050】各実施例においては、例えば、図 2 (a) および図 2 (b) に示す光照射装置を用いて酸化物の結晶化を行っている。

【0051】図 2 (a) は、レーザー光照射装置の一例を模式的に示す図である。このレーザー光照射装置では、ステージ 2 上に搭載されたターゲット 1 に、所定の波長を出力するレーザー 4 からのレーザー光をミラー 5、レンズ 6 を介して照射することができる。ステージ 2 およびレーザー 4 は、制御装置 3 で制御され、所定間隔でレーザー光の出力および非出力を繰り返して所望の部分に対してパルス状の光を照射できるように形成されている。

【0052】図 2 (b) は、ランプ光照射装置の一例を

模式的に示す図である。このランプ光照射装置では、ステージ 2 の上に搭載されたターゲット 1 に、ランプ 7 から出力されるランプ光を照射することができる。ランプ 4 は制御装置 3 で制御され、所定間隔でランプ光の出力および非出力を繰り返してパルス状の光を照射できるように形成されている。

【0053】(実施例 1) 図 3 (a) ~ 図 3 (d) は、本実施形態に係る強誘電体メモリ 1000 の製造方法における強誘電体薄膜形成工程の実施例 1 を模式的に示す図である。

【0054】まず、強誘電体となる酸化物薄膜 30 の原料として 2-エチルヘキサン酸ストロンチウム、2-エチルヘキサン酸ビスマス、2-エチルヘキサン酸タンタルを、溶媒である n-オクタンと酢酸 N ブチルに溶かした溶液を用いた。これを図 3 (a) に示すように、例えば、スピンコート法で塗布し、160℃で 90 秒、260℃で 4 分間乾燥して非晶質の酸化物薄膜 30 を形成した。その後図 3 (b) に示すように、この酸化物薄膜 30 に、1 msec のパルス幅でキセノンランプを 10  $\mu$  J/cm<sup>2</sup> の強度で 10 回発光させてランプ光を照射して酸化物の微結晶核 40 を形成した。次に、図 3 (c) に示すように、微結晶核 40 を含む薄膜の上に酸化物導電体からなる光透過/吸収膜として上部電極 22 を形成した。その後さらに図 3 (d) に示すように、上部電極 22 の上部から 20  $\mu$  J/cm<sup>2</sup> の強度で 10 回発光させてランプ光を照射して酸化物を結晶化させて、層状ペロブスカイト型の結晶構造を持つ SBT 強誘電体薄膜 50 を形成することができた。

【0055】(実施例 2) 図 3 (a) ~ 図 3 (d) は、本実施形態に係る強誘電体メモリ 1000 の製造方法における強誘電体薄膜形成工程の実施例 2 を模式的に示す図である。

【0056】まず、強誘電体となる酸化物薄膜 30 の原料として 2-エチルヘキサン酸ストロンチウム、2-エチルヘキサン酸ビスマス、2-エチルヘキサン酸タンタルを、溶媒である n-オクタンと酢酸 N ブチルに溶かした溶液を用いた。これを図 3 (a) に示すように、例えば、スピンコート法で塗布し、160℃で 90 秒、260℃で 4 分間乾燥して非晶質の酸化物薄膜 30 を形成した。その後図 3 (b) に示すように、この酸化物薄膜 30 に、波長 248 nm のエキシマレーザーを 50 mJ/cm<sup>2</sup> の強度で 100 回スキャン照射して酸化物の微結晶核 40 を形成した。次に、図 3 (c) に示すように、微結晶核 40 を含む薄膜の上に酸化物導電体からなる光透過/吸収膜として上部電極 22 を形成した。その後さらに図 3 (d) に示すように、上部電極 22 の上部から 248 nm のエキシマレーザーを 200 mJ/cm<sup>2</sup> の強度で 200 回スキャン照射して酸化物を結晶化させて、層状ペロブスカイト型の結晶構造を持つ SBT 強誘電体薄膜 50 を形成することができた。



【0057】(実施例3) 図3(a)～図3(c)は、本実施形態に係る強誘電体メモリ1000の製造方法における強誘電体薄膜形成工程の実施例3を模式的に示す図である。

【0058】まず、強誘電体となる酸化物薄膜30の原料として2-エチルヘキサン酸ストロンチウム、2-エチルヘキサン酸ビスマス、2-エチルヘキサン酸タンタルを、溶媒であるn-オクタンと酢酸Nブチルに溶かした溶液を用いた。これを図3(a)に示すように、例えば、スピコート法で塗布し、160℃で90秒、260℃で4分間乾燥して非晶質の酸化物薄膜30を形成した。その後図3(b)に示すように、この酸化物薄膜30に、波長248nmのエキシマレーザーを50mJ/cm<sup>2</sup>の強度で100回スキャン照射して酸化物の微結晶核40を形成した。次に、図3(c)に示すように、微結晶核40を含む薄膜の上に酸化物導電体からなる光透過/吸収膜として上部電極22を形成した。その後さらに図3(d)に示すように、上部電極22の上部から1msecのパルス幅でキセノンランプを20μJ/cm<sup>2</sup>の強度で10回発光させてランプ光を照射して酸化物を結晶化させて、層状ペロブスカイト型の結晶構造を持つSBT強誘電体薄膜50を形成することができた。

【0059】(実施例4) 図3(a)～図3(c)は、本実施形態に係る強誘電体メモリ1000の製造方法における強誘電体薄膜形成工程の実施例4を模式的に示す図である。

【0060】まず、強誘電体となる酸化物薄膜30の原料として2-エチルヘキサン酸ストロンチウム、2-エチルヘキサン酸ビスマス、2-エチルヘキサン酸タンタルを、溶媒であるn-オクタンと酢酸Nブチルに溶かした溶液を用いた。これを図3(a)に示すように、例えば、スピコート法で塗布し、160℃で90秒、260℃で4分間乾燥して非晶質の酸化物薄膜30を形成した。その後図3(b)に示すように、この酸化物薄膜30に、波長248nmのエキシマレーザーを50mJ/cm<sup>2</sup>の強度で100回スキャン照射して酸化物の微結晶核40を形成した。次に、図3(c)に示すように、微結晶核40を含む薄膜の上に酸化物導電体からなる光透過/吸収膜として上部電極22を形成した。その後さらに図3(d)に示すように、上部電極22の上部から1msecのパルス幅でキセノンランプを20μJ/cm<sup>2</sup>の強度で10回発光させてランプ光を照射して酸化物を結晶化させて、層状ペロブスカイト型の結晶構造を持つSBT強誘電体薄膜50を形成することができた。

【0061】(実施例1～4における作用効果) 上記実施例1～4に係る強誘電体薄膜50の形成方法によれば、瞬間的に高エネルギーを与えることができるレーザー光またはランプ光をパルス状に照射することによって短時間で加熱を行うことができるため、結晶化する部分以外の例えば、下部電極20などへの熱負荷を低減する

ことができる。また、酸化物の結晶化前にパルス状のレーザー光またはランプ光を照射して不純物を除去することができる。さらに、光透過/吸収膜となる上部電極22を酸化物の結晶化に先立って形成することで、結晶化のために照射されるレーザー光またはランプ光の熱エネルギーによって当該酸化物が蒸発または昇華することがないため結晶化した強誘電体に格子ずれなどによる歪みを生じさせることなく、高品質の強誘電体薄膜50を形成することができる。

【0062】(実施例5) 図4(a)～図4(d)は、本実施形態に係る強誘電体メモリ1000の製造方法における強誘電体薄膜形成工程の実施例5を模式的に示す図である。

【0063】まず、強誘電体となる酸化物薄膜30の原料としてPb(CH<sub>3</sub>COO)<sub>2</sub>・3H<sub>2</sub>O、Zr(n-OC<sub>4</sub>H<sub>9</sub>)、Ti(i-OC<sub>3</sub>H<sub>7</sub>)<sub>4</sub>の2-メトキシエタノールを溶媒とした溶液を用いた。これを図4(a)に示すように、例えば、スピコート法で塗布し、160℃で90秒、400℃で60秒間乾燥して非晶質の酸化物薄膜30を形成した。その後図4(b)に示すように、この酸化物薄膜30に、波長248nmのエキシマレーザーを50mJ/cm<sup>2</sup>の強度で、強誘電体キャパシタ100となる部分のみに50回スキャン照射して酸化物の微結晶核40を形成した。次に、図4(c)に示すように、微結晶核40を含む薄膜の上に酸化物導電体からなる光透過/吸収膜として上部電極22を形成した。その後さらに図4(d)に示すように、上部電極22の上部から1msecのパルス幅でキセノンランプを15μJ/cm<sup>2</sup>の強度で10回発光させてランプ光を薄膜全面に照射した。その結果、レーザー光とランプ光がともに照射された部分のみが結晶化し、ペロブスカイト型の結晶構造をもつPZT強誘電体薄膜50を形成することができた。

【0064】(実施例6) 図5(a)～図5(d)は、本実施形態に係る強誘電体メモリ1000の製造方法における強誘電体薄膜形成工程の実施例6を模式的に示す図である。

【0065】まず、強誘電体となる酸化物薄膜30の原料としてPb(CH<sub>3</sub>COO)<sub>2</sub>・3H<sub>2</sub>O、Zr(n-OC<sub>4</sub>H<sub>9</sub>)、Ti(i-OC<sub>3</sub>H<sub>7</sub>)<sub>4</sub>の2-メトキシエタノールを溶媒とした溶液を用いた。これを図5(a)に示すように、例えば、スピコート法で塗布し、160℃で90秒、400℃で60秒間乾燥して非晶質の酸化物薄膜30を形成した。その後図5(b)に示すように、この酸化物薄膜30に、1msecのパルス幅でキセノンランプを10μJ/cm<sup>2</sup>の強度で10回発光させてランプ光を全面に照射して酸化物の微結晶核40を形成した。次に、図5(d)に示すように、微結晶核40を含む薄膜の上に酸化物導電体からなる光透過/吸収膜として上部電極22を形成した。その後さらに図5

(d) に示すように、上部電極 22 の上部から波長 248 nm のエキシマレーザーを  $150 \text{ mJ/cm}^2$  の強度で、強誘電体キャパシタ 100 となる部分のみに 200 回スキャン照射した。その結果、レーザー光とランプ光がともに照射された部分のみが結晶化し、ペロブスカイト型の結晶構造をもつ PZT 強誘電体薄膜 50 を形成することができた。

【0066】(実施例 5、6 における作用効果) 上記実施例 5、6 に係る強誘電体薄膜 50 の形成方法によれば、所定部分のみにパルス状のレーザー光を照射してランプ光とレーザー光との双方が照射された部分のみを結晶化するので、上記実施例 1~4 の場合と同様の作用効果を奏することができることに加え、例えば、下部電極 20 等の他部への熱負荷をより低減することができるとともに、所望の部分のみを効率よく結晶化することができる。

【0067】また、かかる実施例 5、6 においては、結晶化された所定部分以外の酸化物薄膜 40 を第 1 の実施形態に係る強誘電体メモリ 1000 の絶縁層 23 の一部として用いることもできる。係る態様によれば、強誘電体キャパシタ 100 形成のためのエッチング工程における強誘電体薄膜 50 へのダメージを低減することができるとともに、絶縁層 23 の形成工程を簡便化することができる。

【0068】(実施例 7) 図 6 (a)~図 6 (c) は、本実施形態に係る強誘電体メモリ 1000 の製造方法における強誘電体薄膜形成工程の実施例 7 を模式的に示す図である。

【0069】まず、強誘電体となる酸化物薄膜 30 の原料として  $\text{Pb}(\text{CH}_3\text{COO})_2 \cdot 3\text{H}_2\text{O}$ 、 $\text{Zr}(\text{n-OC}_4\text{H}_9)_4$ 、 $\text{Ti}(\text{i-OC}_3\text{H}_7)_4$  の 2-メトキシエタノールを溶媒とした溶液を用いた。これを図 6 (a) に示すように、例えば、スピンコート法で塗布し、 $160^\circ\text{C}$  で 90 秒、 $400^\circ\text{C}$  で 60 秒間乾燥して非晶質の酸化物薄膜 30 を形成した。次に、図 6 (b) に示すように、この酸化物薄膜 30 に、波長 248 nm のエキシマレーザーを  $50 \text{ mJ/cm}^2$  の強度で、強誘電体キャパシタ 100 となる部分のみに 50 回スキャン照射して酸化物の微結晶核 40 を形成した。ここで、光遮断膜 60 の下の酸化物薄膜 30 は、光が照射されないため非晶質のままである。そして、図 6 (c) に示すように、この酸化物薄膜 30 の上に酸化物導電体からなる光透過/吸収膜として上部電極 22 と、例えば、Al、Au、Ag、Cu、Pt、Ir などの金属からなる光遮断膜 60 とを順次積層して形成した。その後さらに図 6 (d) に示すように、1 msec のパルス幅でキセノンランプを  $15 \mu\text{J/cm}^2$  の強度で 10 回発光させてランプ光を薄膜に対して全面に照射した。その結果、レーザー光とランプ光がともに照射された部分のみが結晶化し、ペロブスカイト型の結晶構造をもつ PZT 強誘電体薄膜 50

を形成することができた。

【0070】なお、本実施例において上部電極 22 と光遮断膜 60 とを形成する工程では、上部電極 22 を微結晶核 40 が形成された所定の部分の上のみに形成し、その他の非晶質の酸化物薄膜 30 の上には直接、光遮断膜 60 を形成してもよい。

【0071】(実施例 8) 図 7 (a)~図 7 (d) は、本実施形態に係る強誘電体メモリ 1000 の製造方法における強誘電体薄膜形成工程の実施例 8 を模式的に示す図である。

【0072】まず、強誘電体となる酸化物薄膜 30 の原料として  $\text{Pb}(\text{CH}_3\text{COO})_2 \cdot 3\text{H}_2\text{O}$ 、 $\text{Zr}(\text{n-OC}_4\text{H}_9)_4$ 、 $\text{Ti}(\text{i-OC}_3\text{H}_7)_4$  の 2-メトキシエタノールを溶媒とした溶液を用いた。これを図 7 (a) に示すように、例えば、スピンコート法で塗布し、 $160^\circ\text{C}$  で 90 秒、 $400^\circ\text{C}$  で 60 秒間乾燥して非晶質の酸化物薄膜 30 を形成した。そして、この酸化物薄膜 30 の上に例えば、Al、Au、Ag、Cu、Pt、Ir などの金属からなる光遮断膜 60 を形成した。その後図 7 (b) に示すように、1 msec のパルス幅でキセノンランプを  $10 \mu\text{J/cm}^2$  の強度で 10 回発光させてランプ光を酸化物薄膜 30 に対して全面に照射して酸化物の微結晶核 40 を形成した。ここで、光遮断膜 60 の下の酸化物薄膜 30 は、光が照射されないため非晶質のままである。次に、図 7 (b) に示すように、光遮断膜 60 を例えば、エッチング等により除去してから、薄膜全体の上に酸化物導電体からなる光透過/吸収膜として上部電極 22 を形成した。その後さらに図 6 (d) に示すように、上部電極 22 の上部から波長 248 nm のエキシマレーザーを  $150 \text{ mJ/cm}^2$  の強度で、強誘電体キャパシタ 100 となる部分のみに 200 回スキャン照射した。その結果、レーザー光とランプ光がともに照射された部分のみが結晶化し、ペロブスカイト型の結晶構造をもつ PZT 強誘電体薄膜 50 を形成することができた。

【0073】なお、本実施例において上部電極 22 を形成する工程では、非晶質の酸化物薄膜 30 の上に形成された光遮断膜 60 を除去せずに、上部電極 22 を微結晶核 40 が形成された所定の部分の上のみに形成することもできる。

【0074】(実施例 7、8 における作用効果) 上記実施例 7、8 に係る強誘電体薄膜 50 の形成方法によれば、上記実施例 1~4 の場合と同様の作用効果を奏することができることに加え、所定部分以外の部分を光遮断膜 60 で覆うことによって、強誘電体を結晶化させる部分以外には光が照射されないため、例えば、下部電極 20 等の他部への熱負荷を大幅に低減することができる。

【0075】また、かかる実施例 7、8 においても、上記実施例 5、6 の場合と同様に、結晶化された所定部分以外の酸化物薄膜 30 を第 1 の実施形態に係る強誘電体

メモリ 1000 の絶縁層 23 の一部として用いることができる。係る態様によれば、強誘電体キャパシタ 100 形成のためのエッチング工程における強誘電体薄膜 50 へのダメージを低減することができるとともに、絶縁層 23 の形成工程を簡便化することができる。

【0076】（その他の実施例）本実施形態にかかる強誘電体薄膜形成工程においては、上記以外の態様によっても実施することができる。

【0077】例えば、上記実施例 1～8 において、基体 10 の上に形成される下部電極 20 をレーザー光またはランプ光を反射する材料（例えば、Ir、Pt などの金属）で形成することにより、光を照射した際に酸化物薄膜 30（または 40）を通過した光を光反射膜で反射して熱処理に利用することができる。従って、かかる態様によれば、より短時間で効率よく強誘電体の結晶化を行うことができる。なお、下部電極 20 を光反射膜として使用しない場合は、別途光反射膜を酸化物薄膜 30 の下に形成しておいてもよい。

【0078】また、例えば、非晶質の酸化物薄膜 30 に照射される光の強度と、その後酸化物を結晶化するために照射される光の強度とは、同じ若しくは結晶化のための照射光の強度のほうが大きくなるように設定することができる。従って、それぞれの段階で照射される光の強度は、上記実施例 1～8 に示した場合に限られず、強誘電体材料の結晶化温度に応じて好適な強度を設定することができる。

【0079】また、例えば、非晶質の酸化物薄膜 30 照射される光のパルス数（照射回数）と、その後酸化物を結晶化するために照射される光のパルス数（照射回数）とは、同じ若しくは結晶化のための光のパルス数のほうが大きくなるように設定することができる。従って、それぞれの段階で照射される光のパルス数は、上記実施例 1～8 に示した場合に限られず、強誘電体材料の結晶化状態に応じて好適なパルス数を設定することができる。

【0080】また、上記実施例 1～4 では、SBT 強誘電体薄膜、上記実施例 5～8 では PZT 強誘電体薄膜を形成する場合について説明したが、強誘電体薄膜形成工程では、各実施例に示す手法を用いて、公知の強誘電体材料から任意の強誘電体薄膜を形成することができる。上記に示した以外の強誘電体薄膜の材質としては、例えば、PZT、SBT にニオブやニッケル、マグネシウム等の金属を添加したものが挙げられる。また、その他の強誘電体薄膜の材質の具体的な例としては、チタン酸鉛（ $\text{PbTiO}_3$ ）、ジルコン酸（ $\text{PbZrO}_3$ ）、チタン酸鉛ランタン（ $(\text{Pb}, \text{La})\text{TiO}_3$ ）、ジルコン酸チタン酸鉛ランタン（ $(\text{Pb}, \text{La})(\text{Zr}, \text{Ti})\text{O}_3$ ）、またはマグネシウムニオブ酸ジルコニウムチタン酸鉛（ $\text{Pb}(\text{Zr}, \text{Ti})(\text{Mg}, \text{Nb})\text{O}_3$ ）等を用いることができる。

【0081】また、上記実施例における酸化物薄膜 30

の形成方法としては、例えば、ゾルゲル原料や MOD 材料を用いたスピコート法やデッピング法、スパッタリング法、MOCVD 法、レーザーアブレーション法など公知の成膜方法を用いることができる。

【0082】また、上記実施例において、下部電極 20 の材料および成膜方法は、特に限定されず、公知の材料および成膜方法を用いることができる。電極材料としては、例えば、Ir、 $\text{IrO}_x$ 、Pt、Ru、 $\text{RuO}_x$ 、 $\text{SrRuO}_x$ 、 $\text{LaSrCoO}_x$  など例示することができる。その成膜方法としては、例えば、気相法、液相法などを例示することができる。

【0083】以上に述べたように、本実施形態の強誘電体メモリ 1000 の製造方法によれば、強誘電体層 50 を形成する工程における熱負荷を低減することができる。結晶化される酸化物の蒸発または昇華を防止することができるため、デバイスの特性向上および歩留まり向上を図ることができ、生産性が高い。

【0084】（第 2 の実施形態）図 8（a）～図 8

（d）は、本発明の第 2 の実施形態に係る強誘電体メモリ 1100 の製造工程の一例を模式的に示す図である。図 1 と実質的に同じ機能を有する部材については、同一符号を付し詳細な説明を省略する。

【0085】まず、図 8（a）に示すように、基板 11 上にトランジスタ 16 およびプラグ電極 26 が形成された基体 10 上に下部電極 20、強誘電体材料である酸化物薄膜 30 を順次積層して形成する。

【0086】次に、図 8（b）に示すように、非晶質の酸化物薄膜 30 にパルス状のレーザー光またはランプ光を照射して酸化物の微結晶核 40 を形成する。その後、この微結晶核 40 を含む薄膜の上に上部電極 22 を形成する。

【0087】そして、図 8（c）に示すように、上部電極 22 の上部からパルス状のレーザー光またはランプ光を照射して結晶化させることにより強誘電体薄膜 50 を形成し、その後強誘電体薄膜 50 の上に光透過／吸収膜として酸化物導電体からなる上部電極 22 を形成する。なお、図 8（a）～図 8（c）に示す強誘電体薄膜形成工程において、酸化物薄膜 30 を結晶化して強誘電体薄膜 50 とする部分は、薄膜全体でもよいし、後述するエッチング工程との関係で所望の部分のみであってもよい。強誘電体薄膜形成工程では、第 1 の実施形態と同様に上記実施例に基づいて結晶化された強誘電体薄膜 50 を形成することができる。

【0088】次に、図 8（d）に示すように、下部電極 20、強誘電体薄膜 50 および上部電極 22 をエッチングして強誘電体キャパシタ 100 を形成する。ここで、強誘電体キャパシタ 100 とトランジスタ 16 とは、プラグ電極 26 によって接続されている。その後、この強誘電体キャパシタ 100 の上に絶縁膜 23 を形成した後、外部とのコンタクトをとるための配線層 24 を形成

して強誘電体メモリ1100を形成することができる。

【0089】従って、本実施形態の強誘電体メモリ1100の製造方法によれば、強誘電体層50を形成する工程における熱負荷を低減することができるとともに、結晶化される酸化物の蒸発または昇華を防止することができるため、デバイスの特性向上および歩留まり向上を図ることができ、生産性が高い。

【0090】なお、図8(c)で示した酸化物の結晶化工程は、上記エッチング工程の後に行うことができる。かかる場合は、酸化物を結晶化して強誘電体薄膜50を形成する前に、微結晶核40形成後の酸化物薄膜、上部電極20、下部電極22を所定の形状にエッチングする。ここでは、少なくとも酸化物薄膜がエッチングされればよい。その後、酸化物薄膜に上部電極22を介してパルス状のレーザー光またはランプ光を照射することによって、酸化物薄膜のエッチングダメージを回復しつつ結晶化を行うことができる。

【0091】(第3の実施形態)図9および図10は、本発明の第3の実施形態に係る強誘電体メモリセルアレイ1200の製造工程の一例を模式的に示す図である。かかる強誘電体メモリセルアレイ1200は、各メモリセルを選択して駆動するための周辺回路と組み合わせることにより強誘電体メモリ装置を構成するが、これについては公知の構造および製造方法を採用することができるものとして図示及び詳細な説明を省略する。また、上記実施形態の場合と同様の機能を有する部材には同一符号を付し、詳細な説明を省略する。さらに、図9(a)および図10(a)では、説明の便宜上、結晶化されなかった酸化物薄膜30(または40)の図示を省略する。

【0092】本実施形態に係る強誘電体メモリセルアレイ1200の製造方法では、図9(a)及び図9(b)に示すように、基体10上にストライプ状の複数の下部電極20を形成する。続いて、図9(a)および図9(b)に示すように、その上に第1の実施形態で説明した上記実施例に係る強誘電体薄膜形成工程を用いて下部電極20上に酸化物薄膜30を形成した後、所定の部分のみにレーザー光を照射して酸化物の微結晶核40を形成する。なお、酸化物薄膜30の全体にレーザー光またはランプ光を照射して薄膜全体に酸化物の微結晶核40を形成してもよい。

【0093】次に、図10(a)及び図10(b)に示すように、少なくとも所定の部分において酸化物の微結晶核40を含む薄膜の上に、下部電極20と直交するようにストライプ状の複数の上部電極22を形成する。この上部電極22は、光を透過および吸収の少なくとも一方をする酸化物導電体から形成することができる。そして、この上部電極22の上部からレーザー光またはランプ光を照射することによって酸化物を結晶化して、少なくとも下部電極20と上部電極22とが交叉する部分に

強誘電体50を形成する。

【0094】以上の工程により、下部電極20と上部電極22との間に強誘電体薄膜50が挟持された強誘電体メモリセルアレイ1200を形成することができる。なお、上記強誘電体薄膜形成工程において結晶化されなかった非晶質の酸化物薄膜30(または微結晶核40を含む酸化物薄膜)は各電極間を絶縁するための絶縁膜とすることができる。このような構成とすることにより、強誘電体薄膜50のエッチング工程や絶縁膜の形成工程を省略でき製造プロセスを簡便化することができる。

【0095】以上に述べたように、本実施形態の強誘電体メモリセルアレイ1200の製造方法によれば、強誘電体層50を形成する工程における熱負荷を低減することができるとともに、結晶化される酸化物の蒸発または昇華を防止することができるため、デバイスの特性向上および歩留まり向上を図ることができ、生産性が高い。

【0096】なお、各電極間を絶縁するための絶縁膜は別途設けられてもよいがエッチング工程が必要となる。そこで、かかる場合は、酸化物を結晶化して強誘電体薄膜50を形成する前に、少なくとも微結晶核40形成後の酸化物薄膜を所定の形状にエッチングする。その後、酸化物薄膜に上部電極22を介してパルス状のレーザー光またはランプ光を照射することによって、酸化物薄膜のエッチングダメージを回復しつつ結晶化を行うことができる。絶縁膜は、この結晶化工程が終了した後に形成すれば良質な強誘電体薄膜50を得ることができる。

【0097】(第4の実施形態)図11は、本発明の第4の実施形態に係る強誘電体メモリ1300を模式的に示す断面図である。上記実施形態の場合と同様の機能を有する部材には同一符号を付し、詳細な説明を省略する。係る強誘電体メモリ1300は、基本的構成として図12(a)および図12(b)に示すような強誘電体メモリセルをマトリックス状に配置された強誘電体メモリセルアレイ1310、1320を積層した構造を有する。また、各強誘電体メモリセルアレイ1310、1320は、第3の実施形態に係る強誘電体メモリセル1200と同様の構成を採用する。また、強誘電体メモリ1300には、この他にこの強誘電体メモリセルアレイ1310、1320を選択して駆動する周辺回路部が含まれるが、これについては公知の構造を採用することができるので図示及び詳細な説明を省略する。

【0098】この強誘電体メモリ1300では、隣接する強誘電体メモリセル1310、1320間の電極の交叉部分が重ならないように、各強誘電体メモリセルアレイ1310、1320の下部電極35(又は37)と上部電極36(又は38)とが配置されるという新規な構造を採用する。本強誘電体メモリ1300は、上記第3の実施形態で説明した手法を用いて、各強誘電体メモリセルアレイ1310、1320を形成して順次積層していくこともできるが、後述する製造方法によっても形成

することができる。

【0099】以下、かかる強誘電体メモリ1300の他の製造方法の一例について、図11、図12(a)及び図12(b)を参照しながら説明する。

【0100】まず、図11、図12(a)に示すように、基体10上に絶縁膜34を介して下部電極35、非晶質の酸化物薄膜(図示省略)を形成し、その後第1の実施形態に係る各実施例のいずれかに記載の手法を用いて、少なくとも下部電極35と後述する上部電極36とを交叉させる部分において酸化物の微結晶核(図示省略)を形成する。なお、基体10の上に形成される絶縁膜34は、必須の構成要素ではなく適宜設ければよい。

【0101】続いて、この微結晶核を含む薄膜上に酸化物導電体からなる光透過/吸収膜として上部電極22を形成して、さらに薄膜全体の上に例えば、 $\text{SiO}_2$ などにより層間絶縁膜33を形成する。この層間絶縁膜33は、光を透過する材料で形成することができる。これにより、強誘電体メモリセルアレイ1310が形成される。なお、この時点では、下部電極35および上部電極36の交叉部分においては、酸化物は結晶化されていない。

【0102】次に、上記と同様の方法によって、強誘電体メモリセルアレイ1310の上に強誘電体メモリセルアレイ1320を形成する。ここで、強誘電体メモリセルアレイ1320上に形成される層間絶縁膜39は、光を透過する材料で形成することができる。かかる強誘電体メモリセルアレイ1320の形成の際には、図12

(a)および図12(b)に示すように、強誘電体メモリセルアレイ1310の下部電極35及び上部電極36の交叉部分と、強誘電体メモリセルアレイ1320の下部電極37及び上部電極38の交叉部分とが重ならないように、下部電極37と上部電極38とを形成する。

【0103】その後、素子の上部からパルス状のレーザー光またはランプ光を照射することによって、各強誘電体メモリセルアレイ1310、1320の電極の交叉部分に配置された酸化物を結晶化して強誘電体層50を形成する。

【0104】ここで、各強誘電体メモリセルアレイ1310、1320の電極の交叉部分は、重ならないように配置されているため、強誘電体メモリセルアレイ1320の電極の交叉部分においては、上部電極38を介して結晶化が行われ、また、強誘電体メモリセルアレイ1310の電極の交叉部分においては、層間絶縁膜33、39および上部電極36を介して結晶化が行われる。

【0105】従って、本実施形態に係る強誘電体メモリ1300の製造方法によれば、強誘電体材料である酸化物の蒸発または昇華を防止して良好な特性の強誘電体メモリを得ることができる。また、かかる強誘電体メモリ1300の製造方法によれば、複数の強誘電体メモリセルアレイ1310、1320を積層した状態で同時に酸

化物を結晶化させることができるので製造プロセスを簡略化でき、生産効率の向上を図ることができる。

【0106】なお、本実施形態においては、強誘電体メモリセルアレイを2つ積層した場合について説明したが、これに限定されるものではなく3つ以上積層することもできる。また、3つ以上の強誘電体メモリセルアレイを積層した場合には、少なくとも2つ以上の強誘電体メモリセルアレイの強誘電体層50を上記製造方法を用いて結晶化することができる。

【0107】また、各強誘電体メモリセルアレイ1310、1320間を絶縁する層間絶縁膜33、39を形成する際には、エッチング工程が必要となる。そこで、かかる場合は、酸化物を結晶化して強誘電体薄膜50を形成する前に、少なくとも微結晶核形成後の酸化物薄膜を電極の交叉部分の形状に合わせてエッチングする。その後、酸化物薄膜に上部電極36、38を介してパルス状のレーザー光またはランプ光を照射することによって、酸化物薄膜のエッチングダメージを回復しつつ結晶化を行うことができる。層間絶縁膜33、39は、この結晶化工程が終了した後に形成することにより良質な強誘電体薄膜50を得ることができる。

【0108】(第5の実施形態)図13(a)は、本発明の第4の実施形態に係る半導体装置2000を模式的に示す図である。この半導体装置は、強誘電体キャパシタを含むメモリセル領域1500、半導体回路200、300、400から成るその他の回路領域500が同一基板上に形成されて構成される。メモリセル領域1500には、例えば、第1及び第2の実施形態で説明した強誘電体メモリ1000、1100が複数配置されたものや第3の実施形態および第4の実施形態で説明した強誘電体メモリセルアレイ1200、1310、1320などで構成される。半導体回路200、300、400としては、例えば、メモリセル領域1500用の駆動回路や演算処理回路、その他のメモリ装置等が挙げられる。

【0109】かかる構造を有する半導体装置2000においては、強誘電体キャパシタの形成において高温の熱処理を行うため、基板上に回路領域500をメモリセル100に先立って形成すると、回路領域500に含まれる各半導体回路200、300、400の特性劣化が問題となる。

【0110】そこで、本実施形態に係る半導体装置2000では、図13(b)に示すように、基板上に回路領域500を形成した後に当該回路領域500の上に例えば、金属からなる光遮断膜60を形成してから、基板上にメモリセル100を形成する。ここでメモリセル領域1500に含まれる強誘電体キャパシタは、第1の実施形態に係る各実施例において説明した強誘電体薄膜の形成方法を用いて形成することができる。

【0111】すなわち、酸化物の結晶化のために照射されるレーザー光またはランプ光は、光遮断膜60によ

10

20

30

40

50

て当該膜の下にある回路領域500に影響を与えることがない。従って、本実施形態に係る半導体装置2000の製造方法によれば、強誘電体層を含むメモリセル領域1500以外の他の回路領域500への熱負荷を光遮断膜60によって低減することができるため、製造プロセスの自由度が高い。また、かかる製造方法によれば、他の回路領域500への熱負荷が少ないため、例えば、回路中の金属配線などが熱により劣化することがなく、半導体回路200、300、400の特性を担保することができるとともに、半導体装置2000の歩留まりを向上させることができる。

【0112】以上、本発明の好適な実施の形態について述べたが、本発明はこれらに限定されるものではなく、本発明の要旨の範囲内で各種の態様を取り得る。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る強誘電体メモリの製造工程を説明するための図である。

【図2】図2(a)は、本発明の第1の実施形態に係る強誘電体メモリの製造工程で使用するレーザー光照射装置を模式的に示す図である。図2(b)は、本発明の第1の実施形態に係る強誘電体メモリの製造工程で使用するランプ光照射装置を模式的に示す図である。

【図3】本発明の第1の実施形態の実施例1〜4に係る強誘電体薄膜の形成工程を模式的に示す図である。

【図4】本発明の第1の実施形態の実施例5に係る強誘電体薄膜の形成工程を模式的に示す図である。

【図5】本発明の第1の実施形態の実施例6に係る強誘電体薄膜の形成工程を模式的に示す図である。

【図6】本発明の第1の実施形態の実施例7に係る強誘電体薄膜の形成工程を模式的に示す図である。

【図7】本発明の第1の実施形態の実施例8に係る強誘電体薄膜の形成工程を模式的に示す図である。

【図8】本発明の第2の実施形態に係る強誘電体メモリの製造工程を模式的に示す図である。

【図9】図9(a)は、本発明の第3の実施形態に係る強誘電体メモリセルの一製造工程を模式的に示す図である。図9(b)は、図9(a)のA-A'断面図である。

【図10】図10(a)は、本発明の第3の実施形態に係る強誘電体メモリセルの一製造工程を模式的に示す図である。図10(b)は、図10(a)のB-B'断面図である。

【図11】本発明の第4の実施形態に係る強誘電体メモリセルアレイを模式的に示す断面図である。

【図12】図12(a)及び図12(b)は、本発明の第4の実施形態に係る強誘電体メモリセルアレイの製造工程を模式的に示す図である。

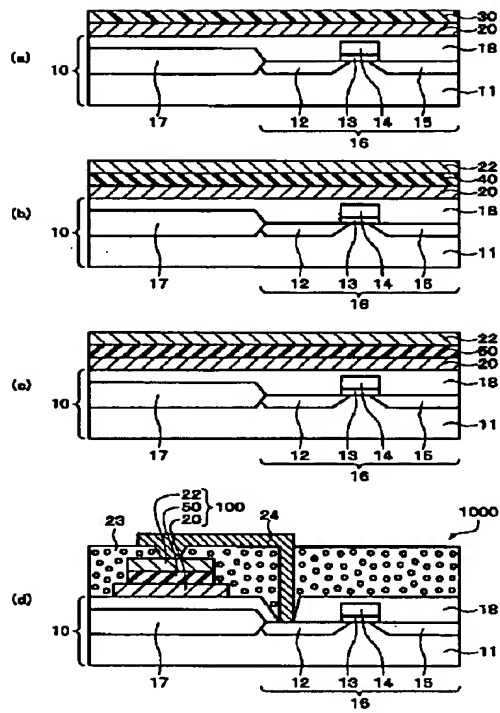
【図13】図13(a)は、本発明の第5の実施形態に係る半導体装置を模式的に示す図である。図13(b)は、本発明の第5の実施形態に係る半導体装置の一製造工程を模式的に示す図である。

#### 【符号の説明】

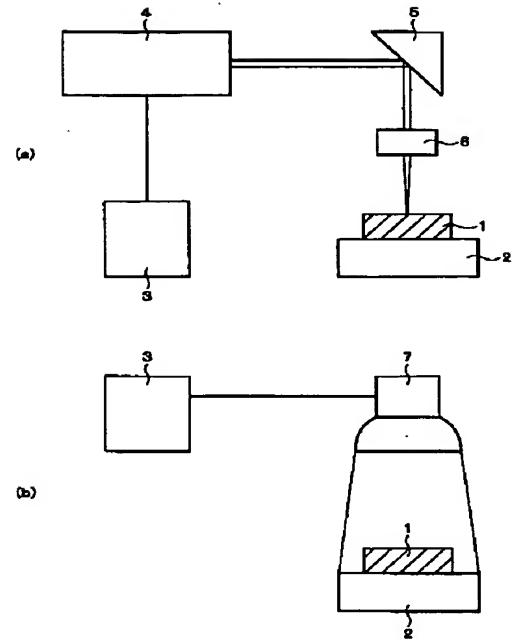
- 1 ターゲット
- 2 ステージ
- 3 制御装置
- 4 レーザー (エキシマレーザー)
- 5 ミラー
- 6 レンズ
- 7 ランプ (キセノンランプ)
- 10 基体
- 11 基板
- 12、15 ソースおよびドレイン
- 13 ゲート絶縁膜
- 14 ゲート
- 16 トランジスタ
- 17 素子分離領域
- 18、33、39 層間絶縁膜
- 20、35、37 下部電極
- 22、36、38 上部電極
- 23、34 絶縁膜
- 24 配線層
- 26 プラグ電極
- 30 酸化物薄膜 (非晶質)
- 40 微結晶核
- 50 強誘電体
- 60 光遮断膜
- 100 強誘電体キャパシタ
- 200、300、400 半導体回路
- 500 回路領域
- 1000、1100、1300 強誘電体メモリ
- 1200、1310、1320 強誘電体メモリセルアレイ
- 1500 メモリセル領域
- 2000 半導体装置



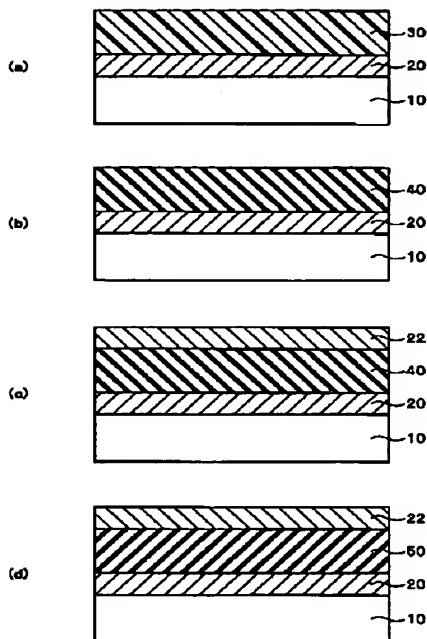
【図1】



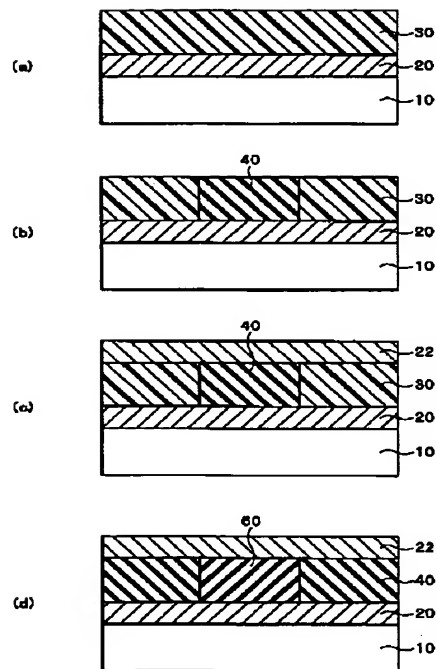
【図2】



【図3】

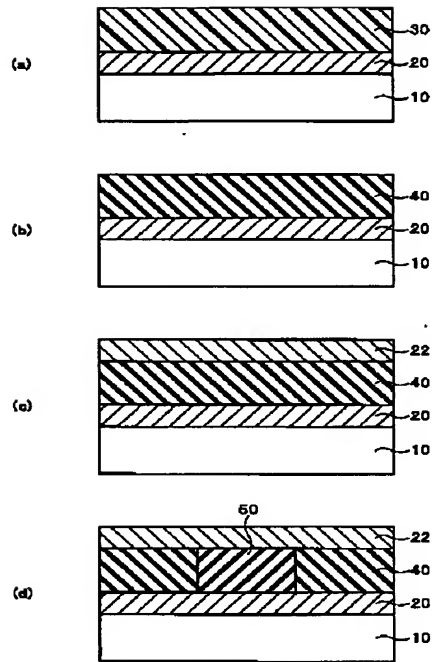


【図4】

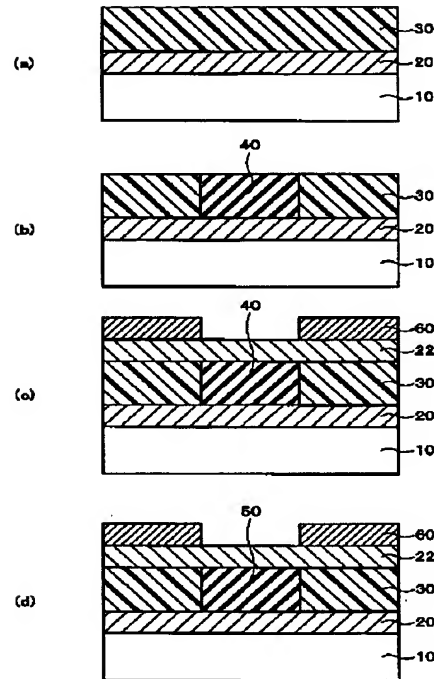




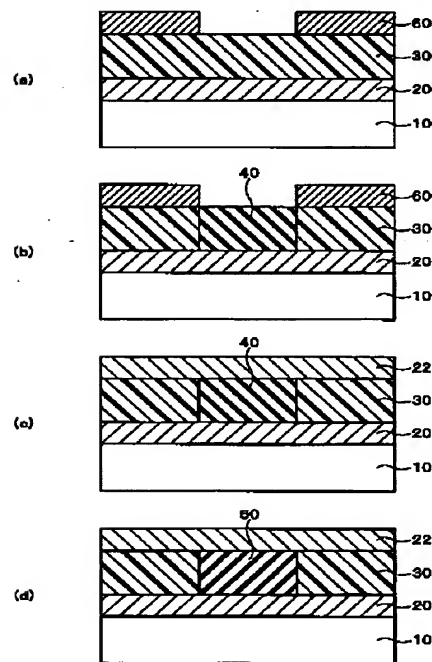
【図5】



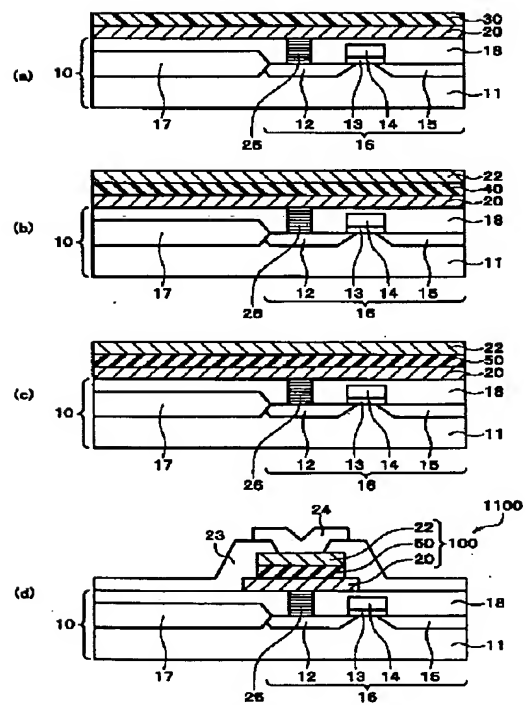
【図6】



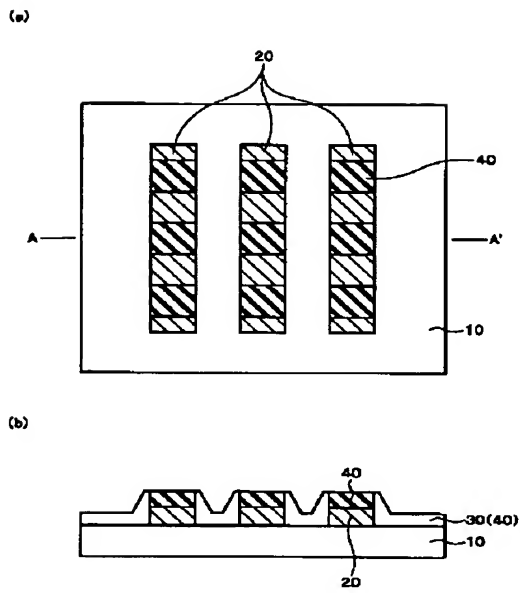
【図7】



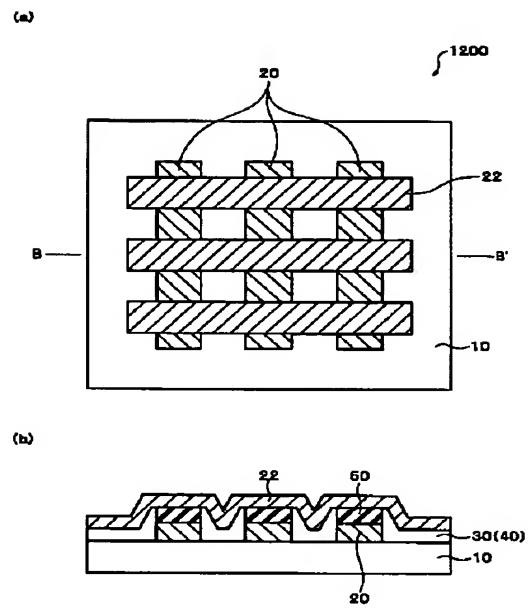
【図8】



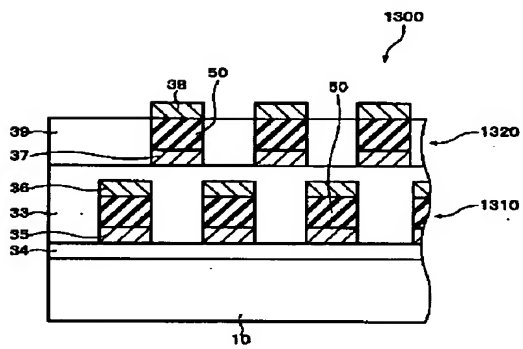
【図9】



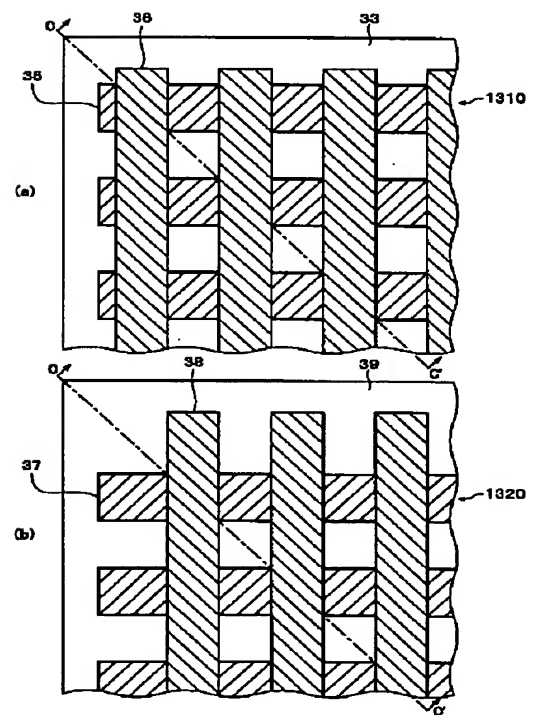
【図10】



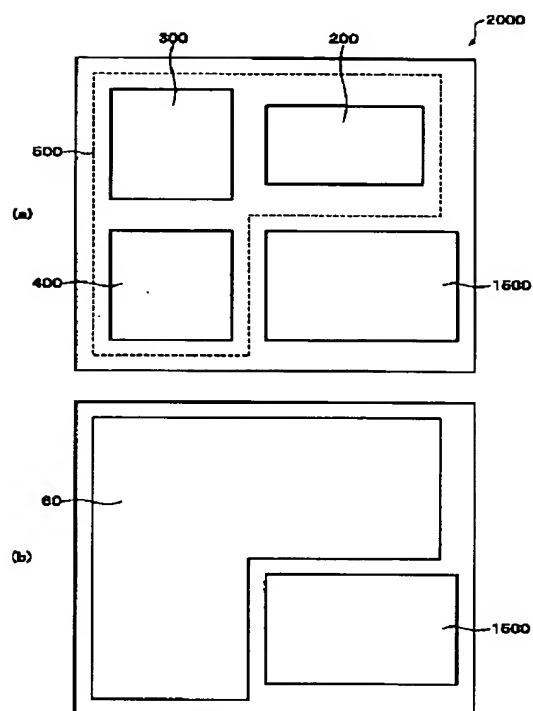
【図11】



【図12】



【図13】



フロントページの続き

(51) Int. Cl. 7

識別記号

F I  
H 0 1 L 27/10

テーマコード (参考)

4 4 4 Z

F ターム (参考) 4G048 AA05 AB01 AB02 AB06 AC02  
AD08 AE08  
5F058 BA11 BC03 BF46 BH17 BH20  
5F083 FR01 FR02 JA15 JA17 JA38  
JA43 JA44 JA45 MA06 MA17  
PR23 PR34 PR41 ZA11

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**